



(11) Publication number:

11191641 A

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10287623

(51) Intl. Cl.: H01L 33/00

(22) Application date: 09.10.98

(30) Priority: 14.10.97 JP 09280108

(43) Date of application publication: 13.07.99

(84) Designated contracting states:

(71) Applicant: MATSUSHITA ELECTRON CORP

(72) Inventor:
INOUE TOMIO
KOYA KENICHI
YAMASHITA NORIO

(74) Representative:

(54) SEMICONDUCTOR LIGHT-EMITTING ELEMENT, SEMICONDUCTOR LIGHT-EMITTING DEVICE USING THE SAME AND MANUFACTURE THEREOF

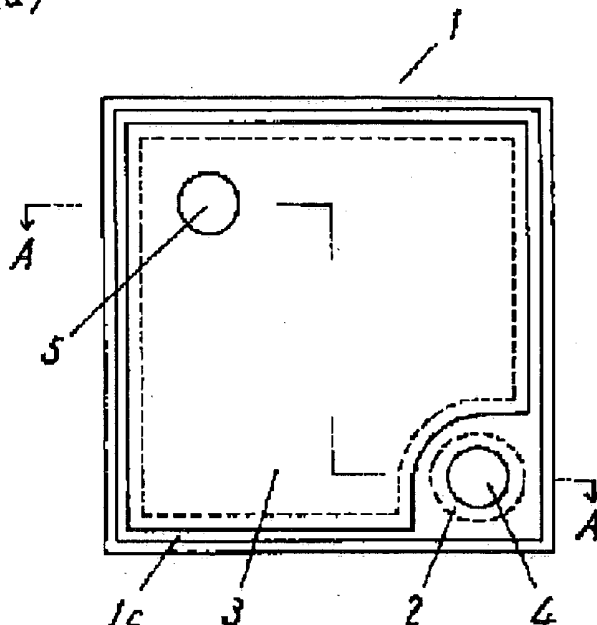
(57) Abstract:

PROBLEM TO BE SOLVED: To provide a flip-chip semiconductor light-emitting element of a structure, wherein light on its way from a luminous layer to a p side electrode is made to be reflected to the side of a light extracting surface with high reflection efficiency for obtaining a high luminous efficiency.

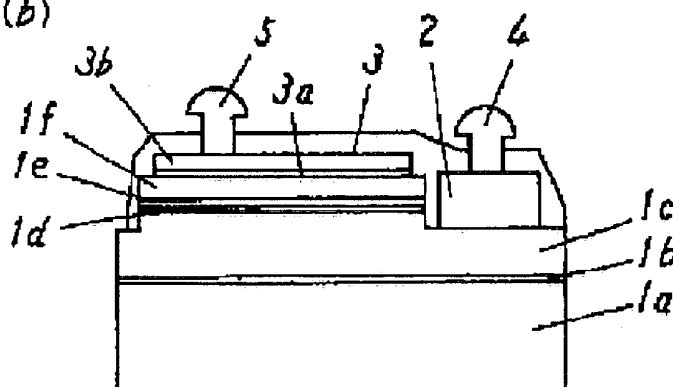
SOLUTION: A semiconductor laminated film, consisting of n-type and p-type layers is formed on a transparent sapphire substrate 1a and n side and p side electrodes 2 and 3 respectively are provided on the surface on the same side, which faces opposite the substrate 1a of the laminated film. The electrode 3 is formed into a laminated material consisting of an ohmic layer 3a, which is ohmic connectable to p side semiconductor laminated film and consists of a metallic material, and a reflecting layer 3b, which is made a laminate on this layer 3a, consisting of a silver white-colored and high-reflectivity metallic material, such as Al, Ag and Zn.

COPYRIGHT: (C)1999,JPO

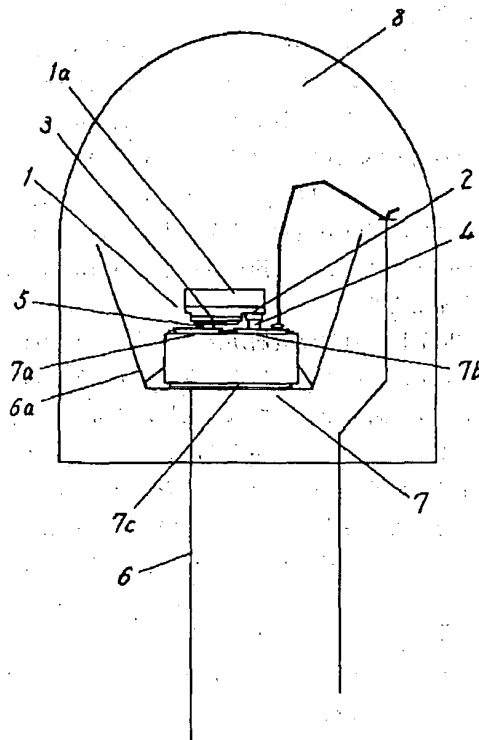
(a)



(b)



(11)特許出願公開番号



【特許請求の範囲】

【請求項1】 透明の結晶基板の上にn型層及びp型層を成長させた半導体積層膜構造を持ち、結晶基板と反対側の面上にn型層及びp型層とそれぞれオーミック接続するn側電極及びp側電極を備え、n側及びp側電極形成面と反対側の面を光取り出し面としたフリップチップ型の半導体発光素子であって、p側電極をp側半導体積層膜にオーミック接続可能な金属材料によるコンタクト層と、このコンタクト層の上に反射率の高い銀白色系金属材料による反射層の積層体としてなるフリップチップ型半導体発光素子。

【請求項2】 前記コンタクト層は、Ni、Co、Mg、Sbのいずれかの金属元素を含み、その膜厚は500nm以下である請求項1記載のフリップチップ型半導体発光素子。

【請求項3】 前記反射層は、Al、Ag、Znのいずれかの金属元素からなり、その膜厚は500nm以上である請求項1または2記載のフリップチップ型半導体発光素子。

【請求項4】 前記反射層がAgの場合、前記反射層をAgとPtの合金またはAgとPdの合金とする請求項3記載のフリップチップ型半導体発光素子。

【請求項5】 請求項1から4のいずれかに記載のフリップチップ型半導体発光素子と、前記フリップチップ型半導体発光素子のp側及びn側電極に対応する位置に2つの電極が形成された第1の主面と全面電極が形成された第2の主面を持つサブマウント素子からなり、前記サブマウント素子の第1の主面の2つの電極上にマイクロバンプを介して前記フリップチップ型半導体発光素子のp側及びn側電極を対峙させて導通搭載してなる半導体発光装置。

【請求項6】 前記フリップチップ型半導体発光素子がGaN系化合物半導体発光素子であり、前記サブマウント素子がSiダイオード素子であり、前記第1の主面上の2つの電極が前記Siダイオード素子のp側及びn側電極であり、マイクロバンプを介して前記発光素子のp側電極とn側電極が前記Siダイオード素子のn側電極とp側電極に対峙して導通接続してなる請求項5記載の半導体発光装置。

【請求項7】 前記反射層がAgの場合、前記反射層の表面をPt、PdまたはNiからなる保護膜で覆うことを特徴とする請求項5または6記載の半導体発光装置。

【請求項8】 請求項1から4記載のフリップチップ型半導体発光素子をリードフレームや基板などに導通搭載した半導体発光装置、または請求項5から7記載の半導体発光装置において、前記フリップチップ型半導体発光素子と前記リードフレームや基板などとの接合隙間または前記フリップチップ型半導体発光素子と前記サブマウント素子の接合隙間にシリコン樹脂を充填していることを特徴とする半導体発光装置。

【請求項9】 請求項8記載の半導体発光装置において、前記シリコン樹脂が前記フリップチップ型半導体発光素子の光取り出し面上に被覆していないことを特徴とする半導体発光装置。

【請求項10】 請求項5、6または7記載の半導体発光装置において、フリップチップ型半導体発光素子として絶縁性であって光透過型の基板の上にGaN系化合物半導体のn型層及びp型層を積層し、前記n型層の表面にn側電極を形成し、前記p型層の表面のほぼ全面に薄膜の透明電極を形成するとともにこの透明電極の上であって前記p型層の表面の一部を占める領域にp側電極を形成した半導体発光素子を用いた場合の前記反射層の製造方法であって、前記GaN系半導体発光素子を前記サブマウント素子が行列状に形成されたウエハーの上に両素子の電極を対峙させマイクロバンプを介して導通接合させた後に、前記ウエハーを前記発光素子とともに前記反射層の金属材料を溶解した電解メッキ液に浸漬し、前記ウエハーの電極を電解用電源の負電極に接続し、電解メッキ法により前記金属材料を前記透明電極の表面に付着形成する半導体発光装置の製造方法。

【請求項11】 請求項7記載の発光装置の製造方法であって、前記フリップチップ型半導体発光素子を前記サブマウント素子が行列状に形成されたウエハーの上に両素子の電極を対峙させマイクロバンプを介して導通接合させた後に、前記ウエハーを前記発光素子とともに前記保護膜の金属材料を溶解した電解メッキ液に浸漬し、前記ウエハーの電極を電解用電源の負電極に接続し、電解メッキ法により前記金属材料を前記発光素子のp側電極表面に付着形成する半導体発光装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、たとえば青色発光ダイオード等の光デバイスに利用される窒化ガリウム系化合物を利用したフリップチップ型の半導体発光装置に係り、特にP側電極からの反射光を効率よく回収して光取り出し面から発光させるようにした半導体発光素子と半導体発光装置及びその装置の製造方法に関する。

【0002】

【従来の技術】GaN、GaAlN、InGaN及びInAlGaN等のGaN系化合物半導体は、可視光発光デバイスや高温動作電子デバイス用の半導体材料として多用されるようになり、青色及び緑色の発光ダイオードの分野での展開が進んでいる。

【0003】このGaN系化合物の半導体の製造では、その表面において半導体膜を成長させるための結晶基板として、一般的には絶縁性のサファイアが利用される。このサファイアのような絶縁性の結晶基板を用いる場合では、結晶基板側から電極を出すことができないので、半導体層に設けるp、nの電極は結晶基板と対向する側の一面に形成されることになる。

【0004】図8に従来のGa_{0.4}N_{0.6}系半導体発光素子の概略斜視図を示す。Ga_{0.4}N_{0.6}系半導体発光素子50は、絶縁性の基板としてサファイア基板50aを用いてその上にn型層51とp型層52を形成し、p型層52の一部をエッチングしてn型層51を露出したものである。そして、n型層51にはボンディングのためのn側電極51aを形成し、p型層52は発光域となるためその上面のほぼ全体に透明電極52aを形成すると共にその一部にボンディングのためのp側電極52bを設けるというのが基本的な構成である。

【0005】ここで、透明電極52aはNiとAuの積層膜またはCoとAuの積層膜としたものであり、p側電極52bも同様の組み合わせの積層膜によって形成されたものが殆どである。また、n側電極51aはTiとAuの積層膜またはVとAlとの積層膜としたものが一般に利用されている。

【0006】透明電極52a、p側電極52b及びn側電極51aのそれぞれの材料は、Ga_{0.4}N_{0.6}系にオーミック接続できる条件を満たすことを大前提として選択されたものである。すなわち、Ni、Co、Ti及びVが素子側に対してオーミック接続するのに好適な電極材料であり、Auは酸化され難いのでボンディング性の向上が図れるという理由で利用されている。

【0007】このような半導体発光素子50では、n型層51とp型層52との間のp-n接合域またはその間に積層されるInGa_{0.4}N_{0.6}を活性層とし、p型層52の表面を主光取出し面としてリードフレーム等にマウントされる。そして、n側電極51a及びp側電極52bのそれぞれにAuワイヤ（図示せず）をボンディングしてリードフレーム側と導通させることにより、主光取出し面からの発光が得られる。

【0008】また、基板50aとして用いるサファイアは光学的に透明であることとn側及びp側の電極51a、52bが同じ側の面に含まれていることから、フリップチップ型のアセンブリが可能である。これは、n側及びp側の電極51a、52bのそれぞれにパンプ電極を形成しておき、これらをマウント側の電極に超音波圧着法等によって接合し、ワイヤレスボンディングのアセンブリとしたものである。このフリップチップ型としてアセンブリするときは、図8に示す発光素子を上下反転させた姿勢のときの基板50aの上面が主光取出し面となる。

【0009】一方、このような絶縁性のサファイアの基板50aにGa_{0.4}N_{0.6}系化合物半導体層を積層する発光素子50では、素子材料のたとえば誘電率 ϵ 等の物理定数や素子構造に起因して、静電気に対して非常に弱いことが知られている。たとえば、発光素子50をリードフレームのマウント部に搭載してエポキシ樹脂等によって封止したLEDランプの場合では、LEDランプと静電気がチャージされたコンデンサとを対向させて両者間に放電

を生じさせたとき、順方向でおよそ100Vの静電圧で、逆方向ではおよそ30Vの静電圧で破壊されてしまう。

【0010】これに対し、静電気等の過電流による発光素子50の破壊を防止するためには、静電気保護素子としてSiダイオードを備えることが有効である。この静電気保護素子は、本願出願人が先に提案して、特願平9-18782号として既に出願した明細書及び図面に記載のものが適用でき、n型のシリコン基板を基材としたSiダイオードを発光素子と逆極性の関係になるように導通をとりながら接続した構成としたものである。

【0011】図9は図8の発光素子50を静電気保護用のSiダイオード53に搭載して複合素子化した例であって、同図の(a)は平面図、同図の(b)は同図(a)のC-C線矢視による縦断面図である。

【0012】Siダイオード53はn型シリコン基板53aを素材としたもので、図9の(a)において右端側に偏った位置の上面側から不純物イオンを注入して拡散させて、p型半導体領域53bを部分的に形成したものである。そして、n型半導体領域に相当する部分にn側電極54及びp型半導体領域53bに相当する部分にp側電極55をそれぞれ形成し、更に下面にはリードフレーム等と電気的に導通させるためのn電極56を設けている。ここで、Siダイオード53のn側電極54とn電極56との間の抵抗は保護抵抗として働く。

【0013】Siダイオード53のn側電極54は発光素子50のp側電極52bにマイクロバンプ57を介して接続され、p側電極55はn側電極51aにマイクロバンプ58を介して接続され、発光素子50とSiダイオード53とは逆極性によって接続されている。そして、p側電極55の一部はリードフレーム等との間に接続するワイヤのボンディングエリアである。

【0014】このような逆極性の接続によって、高電圧による過電流が印加されたときには、発光素子50に印加される逆方向電圧はSiダイオード53の順方向電圧付近すなわち0.9Vでバイパスが開くことによって、発光素子50に印加される順方向電圧はSiダイオード53の抵抗成分による電圧降下分とツェナー電圧 V_z 付近（例えば10V）でバイパスが開くことにより、それぞれ過電流が流される。したがって、静電気による発光素子50の破壊を確実に防ぐことができる。

【0015】ここで、フリップチップ型の半導体発光素子では、透明電極52aの上側に発光層が形成されるので、この発光層からの光はサファイア基板50aを抜けてその上面を光取り出し面として発光するものと、透明電極52a側に向かうものがある。このため、この透明電極52aへ向かう光を透明電極に代わる反射率の高い厚膜電極で反射させるようにすれば、光取り出し面からの発光効率を上げることができる。この場合、厚膜電極がボンディングパッド部も含めてp側電極となる。こ

の場合も、電極材料の選定の条件としてGaN系の半導体積層膜へのオーミック接続が可能であることに変わりはなく、電極材料の選択にはこのオーミック接続の条件に加えて、発光層からの光を効率よく反射させる材料とすることも条件に含めば、最適化が図られることになる。

【0016】

【発明が解決しようとする課題】透明電極52aの代わりに厚膜電極とし、ボンディングパッドも含めてp側電極とした場合、このp側電極を図8で示したものと同一材料すなわちNiとAuの積層膜またはCoとAuの積層膜とすれば、p型の半導体積層膜とのオーミック接続が可能でしかもマイクロパンプ57の接合性もよいものが得られる。

【0017】ところが、NiとAuとの積層膜では、一般にオーミックコンタクトをとるNiの層はきわめて薄く、Auはこれに比べると厚く形成される。CoとAuとの組み合わせでも同様にCoは薄くてAuは厚い。このような厚さの関係は、最適なオーミック性すなわち電極と半導体(p型GaN層)との接触抵抗を最も小さくするための条件からくるものである。

【0018】このようにAuのほうがNiやCoよりも厚いと、熱処理された後には合金化されて、p側電極は金色または黄色を帯びた金色となってしまう、p型の半導体積層膜とp側電極の界面がこのような金色または黄色を帯びた金色の層が形成されることになる。

【0019】ここで、金属を真空蒸着して形成した新鮮な表面に種々の波長の光を垂直に投射したときの反射率は波長によって変化することが知られている。これは、たとえば平成8年版の「理科年表」の第519頁所載の金属面の分光反射率の表として示されている。この表によれば、Auの蒸着面に光を照射した場合では、波長が $0.550\mu\text{m}$ (緑色に相当)以上であれば反射率は80%以上であるのに対し、波長が $0.500\mu\text{m}$ になると反射率は50%以下に急激に低下している。そして、波長が $0.450\mu\text{m}$ (青色に相当)であれば、40%以下にまで下がり、波長が短くなるにつれて反射率は大きく減衰していることが判る。

【0020】したがって、p型の半導体積層膜とp側電極の界面に金色または黄色を帯びた金色の層があると、発光層からの光は吸収される量のほうが大きく、光取出し面側への反射回収の効率は大幅に低下してしまう。

【0021】このように、電極材料としてAuを使用する場合、フリップチップ型のようにp側電極からの反射光も光取出し面側に回収して発光効率を上げようとしても、その効果は十分ではない。

【0022】本発明において解決すべき課題は、発光層からp側電極に向かう光を高い反射効率で光取出し面側に反射させて高い発光効率を得られるフリップチップ型の半導体発光素子を提供することが第1の課題である。

【0023】さらに前記した平成8年版の「理科年表」の第519頁所載の金属面の分光反射率の表によれば、可視光領域において、最も反射率の高い金属材料は、Agである。しかし、半導体デバイスの分野において、電極材料としてAgを使用する場合にはそのマイグレーションの発生を防止することが必要である。このマイグレーションは水分や電場等について或る特定の条件のときにAgがイオン化することによって発生するもので、回路の短絡等を引き起こす原因となる。

【0024】この発光素子の場合もAgをp側電極に使用すれば、エポキシ樹脂で封止したLEDランプにおいて、発光素子に印加される電場とエポキシ樹脂内を浸透してきた水分によって、Agマイグレーションを起こし、発光素子のp側電極とn側電極間のリーク不良が短時間の通電で発生するといった問題が生じる。

【0025】本発明において解決すべき第2の課題は、反射率が最も高いAgをマイグレーションを発生させることなくp側電極に使用することができるフリップチップ型の半導体発光素子と半導体発光装置及びその製造方法を提供することである。

【0026】

【課題を解決するための手段】本発明は、透明の結晶基板の上にn型層及びp型層を成長させた半導体積層膜構造を持ち、結晶基板と反対側の面上にn型層及びp型層とそれぞれオーミック接続するn側電極及びp側電極を備え、n側及びp側電極形成面と反対側の面を光取出し面としたフリップチップ型の半導体発光素子であって、p側電極をp側半導体積層膜にオーミック接続可能な金属材料によるコンタクト層と、このコンタクト層の上に反射率の高い銀白色系金属材料による反射層の積層体としてなることを特徴とする。

【0027】このような構成であれば、半導体積層膜の発光層からp側電極に向かう光は、銀白色系であって反射率の高い金属材料が積層された面から効率よく結晶基板の光取出し面側に反射させて発光させることができる。

【0028】また、本発明は、前記反射層がAgの場合、前記反射層の表面をPt、PdまたはNiからなる保護膜で覆うことを特徴とする。

【0029】PtまたはPdは、Agと合金化することにより、Agのマイグレーションを抑制する働きがあり、またAgの表面を電解メッキ等による保護膜で完全に覆うことにより水分を遮断し、Agのイオン化によるマイグレーションを抑制することができる。

【0030】さらに本発明は、フリップチップ型半導体発光素子をリードフレームや基板などに導通搭載した半導体発光装置、またはフリップチップ型半導体発光素子をサブマウント素子に導通搭載した半導体発光装置において、フリップチップ型半導体発光素子とリードフレームや基板などとの接合隙間またはフリップチップ型半導

体発光素子とサブマウント素子の接合隙間にシリコーン樹脂を充填していることを特徴とする。

【0031】シリコーン樹脂を前記接合隙間に充填することにより、Agのイオン化によるマイグレーションを抑制する働きがあり、リークモード不良を抑制することができる。

【0032】

【発明の実施の形態】請求項1に記載の発明は、透明の結晶基板の上にn型層及びp型層を成長させた半導体積層膜構造を持ち、結晶基板と反対側の面上にn型層及びp型層とそれぞれオーミック接続するn側電極及びp側電極を備え、n側及びp側電極形成面と反対側の面を光取出し面としたフリップチップ型の半導体発光素子であって、p側電極をp側半導体積層膜にオーミック接続可能な金属材料によるコンタクト層と、このコンタクト層の上に反射率の高い銀白色系金属材料による反射層の積層体としてなるものであり、半導体積層膜の発光層からp側電極に向かう光を、銀白色系であって反射率の高い金属材料が積層された面から効率よく結晶基板の光取出し面側に反射させるという作用を有する。また、コンタクト層としてp側半導体積層膜にオーミック接合可能な金属材料を用いることで、接続性を安定させるという作用も有する。

【0033】請求項2に記載の発明は、前記コンタクト層は、Ni、Co、Mg、Sbのいずれかの金属元素を含み、その膜厚は500nm以下である請求項1記載の半導体発光素子であり、上記の金属元素は、p型のGaN層と良好なオーミック接続が可能である。しかし、この金属元素の青色から緑色の光に対する反射率は必ずしも良好なものではないため、膜厚は光が透過可能な500nm以下、もっと好ましくは、100nm以下にし、反射層の効果を妨げないようにするという作用を有する。

【0034】請求項3に記載の発明は、前記反射層は、Al、Ag、Znのいずれかの金属元素からなり、その膜厚は500nm以上である請求項1または2に記載の半導体発光素子であり、上記元素は、青色から緑色の光に対する反射率が特に高く、電極側に進む光を効率よく光取出し面側に反射させることができる。また、その膜厚は反射面としての機能を果たすだけの膜厚、すなわち500nm以上、好ましくは1μm以上にし、反射効率をあげるという作用を有する。

【0035】請求項2、3により、オーミック接続を安定化させ反射効率も向上させるという作用を有する。

【0036】請求項4に記載の発明は、前記反射層がAgの場合、前記反射層をAgとPtの合金またはAgとPdの合金とする請求項3記載のフリップチップ型半導体発光素子であり、p側電極にAgを用いる場合には、AgとPtまたはAgとPdの合金とすることにより、Agマイグレーションは抑制できるという作用を有す

る。PtまたはPdの割合は、それぞれ10wt%または30wt%程度でAgの反射率をあまり落とさない程度が好ましい。

【0037】請求項5に記載の発明は、請求項1から4のいずれかに記載のフリップチップ型半導体発光素子と、前記フリップチップ型半導体発光素子のp側及びn側電極に対応する位置に2つの電極が形成された第1の主面と全面電極が形成された第2の主面を持つサブマウント素子からなり、前記サブマウント素子の第1の主面の2つの電極上にマイクロバンプを介して前記フリップチップ型半導体発光素子のp側及びn側電極を対峙させて導通搭載してなる半導体発光装置であり、光取り出し面とは反対に進む光を上記反射層で効率よく反射させる複合素子を用いることにより、外部量子効率に優れた半導体発光装置が得られるという作用を有する。

【0038】請求項6に記載の発明は、前記フリップチップ型半導体発光素子がGaN系化合物半導体発光素子であり、前記サブマウント素子がSiダイオード素子であり、前記第1主面上の2つの電極が前記Siダイオード素子のp側及びn側電極であり、マイクロバンプを介して前記発光素子のp側電極とn側電極が前記Siダイオード素子のn側電極とp側電極に対峙して導通接続してなる請求項5記載の半導体発光装置であり、静電気に弱いGaN系化合物半導体素子にサブマウント素子としてSiダイオードを用いることにより静電気保護が可能となり、静電気耐圧及び外部量子効率に優れた半導体発光装置が得られるという作用を有する。

【0039】請求項7に記載の発明は、前記反射層がAgの場合、前記反射層の表面をPt、PdまたはNiからなる保護膜で覆うことを特徴とする請求項5または6記載の半導体発光装置であり、PtまたはPdは、Agと合金化することにより、Agのマイグレーションを抑制する働きがあり、またAgの表面を電解メッキ等による保護膜で完全に覆うことにより水分を遮断し、Agのイオン化によるマイグレーションを抑制することができるという作用を有する。

【0040】請求項8に記載の発明は、請求項1から4記載のフリップチップ型半導体発光素子をリードフレームや基板などに導通搭載した半導体発光装置、または請求項5から7記載の半導体発光装置において、前記フリップチップ型半導体発光素子と前記リードフレームや基板などとの接合隙間または前記フリップチップ型半導体発光素子と前記サブマウント素子の接合隙間にシリコーン樹脂を充填していることを特徴とする半導体発光装置であり、シリコーン樹脂を前記接合隙間に充填することにより、Agイオンをシリコーン樹脂がトラップするため、Agのイオン化によるマイグレーションを抑制することができるという作用を有する。

【0041】請求項7と8を併用することにより、反射層にAgを用いた場合のAgマイグレーション対策の効

果はより確実なものとなる。

【0042】請求項9に記載の発明は、請求項8記載の半導体発光装置において、前記シリコン樹脂が前記フリップチップ型半導体発光素子の光取り出し面上に被覆していないことを特徴とする半導体発光装置であり、たとえば硬化触媒にPt化合物を含有する液状シリコン樹脂を充填樹脂、エポキシ樹脂をモールド樹脂とする組み合わせにおいて、前記フリップチップ型半導体発光素子の光取り出し面上に前記シリコン樹脂が被覆していないことにより、光取り出しロスが軽減でき輝度が向上するという作用を有する。また、パラボラ部を有するリードフレームなどに前記発光装置を導通搭載し、たとえば硬化触媒にPt化合物を含有する液状シリコン樹脂を充填樹脂、エポキシ樹脂をモールド樹脂とするような場合において、充填樹脂の塗布面がパラボラ上部付近にあると前記Auワイヤへのストレスが大きく、Au線が切れたり、ボールが電極から剥がれる確率が従来のLEDに比べて格段に大きくなるが、前記充填樹脂の上面を前記Auワイヤのネック付近とすることにより、Auワイヤへのストレスを格段に軽減することができるという作用を有する。

【0043】請求項10に記載の発明は、請求項5、6または7記載の半導体発光装置において、フリップチップ型半導体発光素子として絶縁性であって光透過型の基板の上にGaN系化合物半導体のn型層及びp型層を積層し、前記n型層の表面にn側電極を形成し、前記p型層の表面のほぼ全面に薄膜の透明電極を形成するとともにこの透明電極の上であって前記p型層の表面の一部を占める領域にp側電極を形成した半導体発光素子を用いた場合の前記反射層の製造方法であって、前記GaN系半導体発光素子を前記サブマウント素子が行列状に形成されたウエハーの上に両素子の電極を対峙させマイクロバンプを介して導通接合させた後に、前記ウエハーを前記発光素子とともに前記反射層の金属材料を溶解した電解メッキ液に浸漬し、前記ウエハーの電極を電解用電源の負電極に接続し、電解メッキ法により前記金属材料を前記透明電極の表面に付着形成する半導体発光装置の製造方法であり、p側電極が透明電極のままの発光素子であってもサブマウント素子が行列状に形成されたウエハーに搭載後、電解メッキ法を用いることによって、透明電極に反射層を簡単に付着形成することができ、外部量子効率に優れた複合素子として、また、サブマウント素子をSiダイオードとすることにより、静電耐圧にも優れた複合素子として提供できるという作用を有する。

【0044】請求項11に記載の発明は、請求項7記載の発光装置の製造方法であって、前記フリップチップ型半導体発光素子を前記サブマウント素子が行列状に形成されたウエハーの上に両素子の電極を対峙させマイクロバンプを介して導通接合させた後に、前記ウエハーを前記発光素子とともに前記保護膜の金属材料を溶解した電

解メッキ液に浸漬し、前記ウエハーの電極を電解用電源の負電極に接続し、電解メッキ法により前記金属材料を前記発光素子のp側電極表面に付着形成する半導体発光装置の製造方法であり、電解メッキ法を用いることにより、容易に反射層であるAgの露出面に保護膜を覆うことができる。また、発光素子をサブマウント素子が行列状に形成されたウエハー上に搭載後、反射層であるAgの露出面に保護膜を形成するので、形成後、保護膜を傷つける心配がなく、保護膜の効果を確実にすることができるという作用を有する。

【0045】以下に、本発明の実施の形態の具体例を図面を参照しながら説明する。図1は本発明の第1の実施の形態によるGaN系化合物半導体発光素子の概要であって、同図の(a)は平面図、同図の(b)は同図(a)のA-A線矢視による縦断面図である。

【0046】図1の(a)及び(b)において、発光素子1は、絶縁性の透明なサファイア基板1aの表面に複数の半導体薄膜層を従来周知の有機金属気相成長法によって成膜したものである。この薄膜の積層体は、たとえば下から順にGaNバッファ層1b、n型GaN層1c、InGaN活性層1d、p型AlGaN層1e及びp型GaN層1fとしたものであり、ダブルヘテロ構造または量子井戸構造となっている。

【0047】n型GaN層1cの一つのコーナー部の上面はエッチングによって段差状に除去され、この除去された部分にn側電極2を蒸着法によって形成している。また、エッチングによる切除部分を除いた最上層のp型GaN層1fの上面には、p側電極3が同様に蒸着法によって形成されている。そして、これらのn側電極2及びp側電極3の上にはそれぞれマイクロバンプ4、5を形成している。ただし、マイクロバンプ4、5は、サブマウント素子側の電極上に形成される場合もある。

【0048】図2は発光素子1を備えた半導体発光装置の概略図である。リードフレーム6の上端に形成されたマウント部6aには、静電気保護用のSiダイオード素子7をサブマウント素子として搭載して、これを適切なAgペーストによって接着固定している。そして、このSiダイオード素子7の上面に、図1の(b)に示した発光素子1を上下反転した姿勢として配置している。

【0049】発光素子1のマイクロバンプ4、5は、それぞれSiダイオード素子7のp側電極7b及びn側電極7aに電氣的に導通させてエポキシ樹脂8によって封止され、図示の姿勢においてサファイア基板1aの上面を光取り出し面としている。

【0050】発光素子1への通電があるときには、半導体積層膜中のInGaN活性層1dが発光層となり、従来例でも示したようにこの発光層からの光がサファイア基板1aの光取り出し面側及びp側電極3に向かう。そして、このp側電極3に向かう光を効率よく反射させるようにすればよいが、このp側電極3の電極材料として

Auを含むものでは青色の光の反射率が小さくなるというものであった。

【0051】これに対し、本発明では、p側電極3からの反射効率を上げるためにその材料をp型GaN層1fに接触するコンタクト層3aとしてNiやCoまたはSbを50nmの膜厚で形成し、その上に反射層3bとして青色及び緑色の光に対して反射率の高い銀白色系金属のAlまたはZnを1.5 μ mの膜厚で積層している。ここで、コンタクト層3aを薄くする理由は、p型GaN層に対して良好なオーミックコンタクトをとるためと、それに用いられる金属は、青色や緑色の光に対して反射率が必ずしも良好ではないために、光の大部分が透過できる薄さにするためで、その上に積層された反射率の高い反射層3bで光を反射する構成にしている。また、この反射層3bは、光が透過できないように十分な膜厚にする必要がある。これにより、p側電極3に向かう光を効率よく反射させることができる。また、反射層3bがZnの場合は、マイクロバンプ4、5との接合性を良くするために反射層3bの上にAuの層を形成する。

【0052】また、反射層3bに青色や緑色の光に対して反射率が最も高いAgを用いる場合は、マイグレーション現象が付随する。しかも、このフリップチップ型の半導体発光素子の場合では、p側電極3とn側電極2が同一面に隣接しているため、マイグレーション現象が起こりやすい状況となり、短時間の通電により電極間のリークモード不良が発生するという不利な面がある。

【0053】これに対し、本発明では、反射層3bにAgを用いる場合は、Pd又はPtの合金として反射層3bを形成する。AgにPdまたはPtを混ぜることにより反射率は少し低下するがAgのマイグレーションは抑制される。その混合の適正值はPdの場合30wt%程度、Ptの場合は10wt%程度で、この反射層3bの膜厚を1.5 μ mで形成する。

【0054】図3は本発明の第2の実施の形態による半導体発光装置の発光素子とサブマウント素子からなる複合素子の部分の概要であって、同図の(a)はその概略平面図、同図の(b)は同図(a)のB-B線矢視による縦断面図である。

【0055】ここで用いるGaN系化合物半導体発光素子は、従来の透明電極52aを持つ発光素子50であり、サブマウント素子(Siダイオード)7上にマイクロバンプを介して接合され、複合素子とした後に、反射層10を透明電極上に青色及び緑色の光に対して反射率の高い銀白色系金属材料のAgまたはZnを1.5 μ mの膜厚で電解メッキ法により形成したものである。この場合、複合素子とした後に反射層10を形成するので、その断面形状は図2と異なっている。つまり、図2の場合は、発光素子1のp側電極3の部分にのみ反射層3bが形成されているが、図3の場合は、発光素子50の透

明電極52a、p側電極52b、マイクロバンプ5及びSiダイオードのn側電極7aの表面全体に反射層10が形成されるが、反射層としての機能を果たすのは透明電極52a上に形成された部分である。この反射層10と発光素子50のp側電極部分以外は図2と同じ構成である。

【0056】また、この形態においても反射層10としてAgを用いる場合は、マイグレーション対策が必要である。この場合、図4(a)に示すように反射層10であるAgメッキ層の表面にPt、PdまたはNiのメッキ層からなる保護膜11を形成する。これにより、樹脂内に浸透してくる水分とAgとの接触を断ちマイグレーションが抑制できる。また、PtやPdにする理由は、その金属元素自体がAgマイグレーションを抑制する効果を持つためである。また、Niにする理由は、均一なメッキ層形成が容易に行えるためである。上記保護膜の形成により、Agマイグレーションによる電極間のリークモード不良は飛躍的に減少する。

【0057】この保護膜11の効果は、図4(b)に示す厚膜のp側電極の反射層3bをAgを用いて形成した発光素子の場合も同様である。

【0058】このように、透明電極52aの表面にAg等の金属をメッキ法によって付着させた反射層10を設けることによって、活性層からの光は反射層10によって主光取り出し面側に反射される。したがって、光が発光素子50の外に出たものを再度通過させて回収する従来構造に比べると、発光エネルギーの減衰を小さく抑えることができ、発光輝度の向上が図られる。

【0059】また、発光域となる透明電極52aは他の部分よりも高温となる傾向にあり、透明電極52aは極めて薄くその熱伝導率も小さいので、発光輝度の熱に対する影響は無視できない。これに対し、透明電極52aにはAgメッキによる反射層10が積層されて肉厚化されているので、Agの高い熱伝導率によって放熱量も増える。したがって、Agによる発光輝度の向上だけでなく、過熱を防いで耐性の向上も図れる。そして、反射層10は透明電極52aの表面だけでなく、バンプ電極5やSiダイオード7のn側電極7aの表面にも形成されるので、表面積の拡大とAgによる熱伝導を利用して放熱性を更に向上させることができる。

【0060】また、保護膜11を更に被せることによって、透明電極52aの表面を更に厚膜化できるので、その熱容量の増加と放熱性が更に向上し、発光素子50の耐性が改善される。

【0061】図5は本発明の半導体発光装置の反射層10及び保護膜11の製造方法の工程を示す概略図である。

【0062】図において、n型のシリコンを材料としたウエハー12にSiダイオード7のパターンを形成したものを材料として準備する。このウエハー12は、図3

に示すSiダイオード素子のp型半導体領域7eを形成するとともに、n側及びp側の電極7a、7bのパターンを一面側に形成し、他面側にはn電極7cを形成したものである。

【0063】一方、n側及びp側の電極51a、52bにマイクロバンプ4、5をメッキ方式またはスタッド方式によって形成したウエハーからダイシングした発光素子50の単体をエキスパンドシート上に並べておく。そして、発光素子50をコレットにより吸着ピックアップし、ウエハー12のn側及びp側の電極7a、7bのパターンに合わせて、マイクロバンプ5、4を接触させ加重、熱、超音波により溶融接合させウエハー12上に固定する。この場合、マイクロバンプはウエハー12のn側及びp側の電極7a、7b側に形成しておいても良い。

【0064】次いで、発光素子50を搭載したウエハー12を電解メッキ槽13の中の電解メッキ液14の中に浸漬する。この電解メッキ槽13にはメッキのための陽電極13aをウエハー12と対峙する位置に配置し、ウエハー12の裏面のn電極7cをメッキの陰電極として備え、これらの陽電極13aとn電極7cとの間に電源を接続することによって、電解メッキ槽13の中のメッキ液を電気分解する。これによりまず反射層のAgメッキの場合は、メッキ液中のAgイオンがウエハー12のn電極7cに導通するn側電極7a、マイクロバンプ5、発光素子50のp側電極52b及び透明電極52aの表面に析出付着され、図3に示したようにAgの反射層10が形成される。

【0065】その後、ウエハー12を取り出して十分洗浄した後、ダイサーによりダイシングし、これによって発光素子50の透明電極52aを含む部分にAgの反射層10を形成した発光素子50とSiダイオード7とによる複合素子が得られる。

【0066】なお、図4(a)に示した保護膜11を設ける例の場合では、Agの反射層10を形成した後に、別の電解メッキ槽の中の保護膜11用の金属メッキ液中に浸漬し、同様の操作によって保護膜11を電解メッキ法によって形成すればよい。また、図4(b)に示すように厚膜のp側電極3をもつ発光素子1においても、p側電極3にAgを用いる場合は、ウエハー12に接合後電解メッキ槽の中の保護膜11用の金属メッキ液中に浸漬し、同様の操作によって保護膜11を電解メッキ法によって形成することができる。

【0067】図6はSiダイオード7を製造するためのウエハー12に形成されたn側電極7aとp側電極7bのパターン及びn電極7cとの導通構造を示す図である。

【0068】図6(a)に示すように、メッキ形成面はn側電極7aと同電位のバンプ5と発光素子50のp側電極52bと透明電極52aであるので、陰電極として

は裏面のn電極7cではなく、n側電極7aが好ましい。というのは、裏面のn電極7cと表面のn側電極7aとの間には単位面積当たり数オームの抵抗Rが存在するので、透明電極52aにメッキをつきやすくするためにはn側電極7aにメッキの陰電極を取るのが好ましいのである。さらに図6(b)に示すように隣接するn側電極7aは同電位にするために接続電極9によって全て導通させるのが好ましいのである。

【0069】しかし、メッキ電極間に流す電流は、 $0.03\text{mA}/\text{mm}^2$ 程度と小電流であるため、裏面電極7cをメッキの陰電極としても不都合は生じない。

【0070】以上により、透明電極52aの全面にAgメッキによる反射層10が形成されるので、先に説明したように、活性層から透明電極52aを抜ける光は反射層10によって反射されるので、発光輝度が向上する。また、Agメッキはp側電極52b、マイクロバンプ5及びSiダイオード7のn側電極7aにも付着するので、各部の放熱が促され、発光への熱の影響を抑えることができる。

【0071】なお、図示の例では静電気保護用のSiダイオード7との組み合わせとしたが、発光素子50のn側及びp側の電極51a、52bに導通する電極を備えていて、電解メッキのための導通構造が得られる基板等を対象としてもよい。

【0072】図7は本発明の第3の実施の形態による半導体発光装置であり、反射層10の表面に保護膜11を形成した複合素子をリードフレームに搭載接合し、シリコーン樹脂とエポキシ樹脂でモールドしたLEDランプの縦断面図である。

【0073】この構造を詳しく説明すると、リードフレームのマウント部6aに図4の(a)に示す反射層10の表面に保護膜11を形成した複合素子を導通接続した後に、フリップチップ型半導体発光素子50とSiダイオード素子7の接合隙間にシリコーン樹脂15を充填する。そして、このマウント部を含めてリードフレーム6の先端をエポキシ樹脂8でモールドする。ただし、フリップチップ型半導体発光素子50の光取り出し面上にはシリコーン樹脂は被覆しないようにする。その理由は、シリコーン樹脂の光透過率がモールド用のエポキシ樹脂より悪く、また屈折率がエポキシ樹脂より小さいため光取り出し効率が悪くなるためである。

【0074】この実施の形態は、反射層にAgを用いた場合に生じるAgマイグレーションをさらに確実に防止できる方法を示すものである。すなわち、第2の実施の形態において、Agの反射層10の表面にNiの保護膜11で覆った場合、樹脂を浸透してくる水分を遮断するのでAgマイグレーションは抑制可能であるが、保護膜11の形成工程でピンホールなどAg表面を被覆できない部分が生じる場合がある。その場合、ピンホールから水分が侵入し、熱と電場が加わってAgがイオン化して

とけだしAgマイグレーションによるリークモード不良が発生する。このようなピンホールが万一存在する場合でも、シリコン樹脂を図7に示す複合素子の接合隙間に充填していれば、Agのマイグレーションは確実に抑制されリークモード不良は発生しない。

	構成			加速試験（リーク不良発生率）		
	反射層	保護膜	シリコン樹脂	24時間	240時間	500時間
①	Ag	なし	なし	100%		
②	Ag	Ni	なし	30%	60%	
③	Ag	Ni	あり	0%	0%	0%

【0077】①は、反射層10がAg、保護膜なし、シリコン樹脂なし、②は、反射層10がAg、保護膜がNi、シリコン樹脂なし、③は、反射層がAg、保護膜がNi、シリコン樹脂を充填したものである。加速試験の条件は、温度が85℃、湿度が85%、通電は、 $V_f=3.3V$ 、 $I_f=12mA$ である。

【0078】表1に示すように、①は24時間でリークモード不良が100%発生するのに対し、②は、1/3のサンプルが240時間以上でリークモード不良は発生しておらず、また、③は、500時間以上たつてもリークモード不良は全く発生していないことが分かる。

【0079】

【発明の効果】本発明の発光素子では、半導体積層膜の発光層からp側電極に向かう光は、銀白色系であって、特に青色から緑色の光に対して反射率の高い金属材料すなわちAg、AlやZnが積層された面（反射層）から効率よく結晶基板の光取り出し面側に反射させるので、発光効率の向上が可能となる。また、コンタクト層としてp側半導体積層膜にオーミック接合可能な金属材料すなわちNi、CoやSbを用いるので、接続性も安定したアセンブリが得られる。

【0080】また、コンタクト層は薄く光が透過可能な薄膜とし、反射層は厚膜とすることにより、従来構造に比べると格段に発光強度を上げることができる。

【0081】また、緑色から青色の光に対して最も反射率の高いAgを反射層として用いる場合は、Agマイグレーションによる電極間短絡によるリークモード不良が発生するが、反射層をAgとPtやAgとPdの合金とすることにより抑制できる。

【0082】また、本発明の発光素子をマイクロバンプを介してSiダイオード等のサブマウント素子に搭載接合して複合素子化した場合、サブマウント素子が行列状に形成されたウエハー上に発光素子を搭載接合した後に、電解メッキ工法によりAg反射層の表面を保護膜で覆うことができるので、水分を遮断しAgマイグレーションを抑制でき高輝度・高信頼性の発光装置が得られる。

【0083】また、本発明では、従来の透明電極を持つGaN系化合物半導体発光素子をサブマウント素子が行

【0075】Agマイグレーションの加速信頼性試験の結果を次の3通りの場合でまとめたものを表1に示す。

【0076】

【表1】

列状に形成されたウエハー上に搭載接合した後に、電解メッキ法によって発光素子の透明電極上に簡単に反射率の高い反射層が形成できるので、従来のチップを用いて輝度の向上が可能である。また、反射層にAgを用いた場合でも、その上に保護膜を簡単に形成できるのでAgマイグレーションの抑制も可能であり、高輝度の発光装置が得られる。また、透明電極及びその付近に肉厚状にメッキ層が形成されるので、発光面の放熱も促進され、耐性の向上も可能となる。

【0084】また、フリップチップ型半導体発光素子をリードフレームや基板などに導通搭載した半導体発光装置、またはフリップチップ型半導体発光素子をサブマウント素子に導通搭載した半導体発光装置において、フリップチップ型半導体発光素子とリードフレームや基板などとの接合隙間またはフリップチップ型半導体発光素子とサブマウント素子の接合隙間にシリコン樹脂を充填することにより、さらに確実にAgマイグレーションを抑制することができ高信頼性の発光装置が得られる。

【0085】また、フリップチップ型半導体発光素子とサブマウント素子をAuワイヤなどを利用して導通搭載するような場合において、シリコン樹脂をフリップチップ型半導体発光素子の光取り出し面に被覆しないように塗布することでAuワイヤへのストレスの低減が図れ、高信頼性の発光装置が得られる。

【0086】また、シリコン樹脂は扱いやすく、振動、ストレス緩和、耐久接着、耐熱、耐オゾンなどの環境の変化に対しても安定であるため、信頼性を格段に向上させることができる。また、サブマウント素子として、静電気保護素子を備えるものでは静電耐圧も向上する。

【図面の簡単な説明】

【図1】本発明の一実施の形態によるフリップチップ型の半導体発光素子であって、

(a) は平面図

(b) は同図(a)のA-A線矢視による概略縦断面図

【図2】図1の発光素子を備えたLEDランプの概略図

【図3】本発明の一実施の形態による半導体発光装置の複合素子部の概略であって、

(a) は平面図

(b) は同図 (a) のB-B線矢視による縦断面図

【図4】 反射層の表面に保護層を形成した例を示す縦断面図であって、

(a) は電解メッキ法で形成された反射層の場合を示す縦断面図

(b) は厚膜p側電極の反射層の場合を示す縦断面図

【図5】 本発明の製造方法における工程の概略図

【図6】 本発明のメッキ工程を説明する図であって、

(a) は、電解メッキの導通構造を示す図

(b) はSiダイオードウエハーに形成されたn側電極とp側電極のパターンの平面図

【図7】 複合素子をリードフレームに搭載接合してモールドした例を示す縦断面図

【図8】 GaN系化合物半導体の発光素子の例を示す斜視図

【図9】 図8の発光素子をSiダイオードに搭載して複合素子化した例であって、

(a) は平面図

(b) は同図 (a) C-C線矢視による縦断面図

【符号の説明】

1 発光素子

1a 結晶基板

1b GaNバッファ層

1c n型GaN層

1d InGaN活性層

1e p型AlGaN層

1f p型GaN層

2 n側電極

3 p側電極

3a オーミック接合層

3b 反射層

4, 5 マイクロバンプ

6 リードフレーム

6a マウント部

7 Siダイオード素子

7a n側電極

7b p側電極

7c n電極

7d n型シリコン基板

7e p型半導体領域

8 エポキシ樹脂

9 接続電極

10 反射層

11 保護膜

12 ウエハー

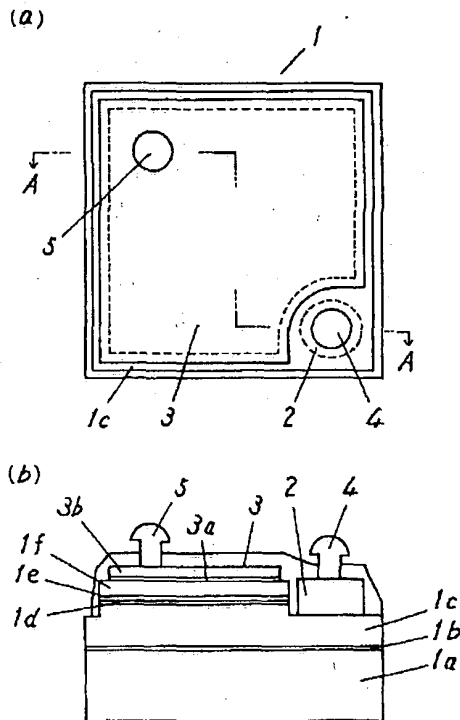
13 電解槽

13a 陽電極

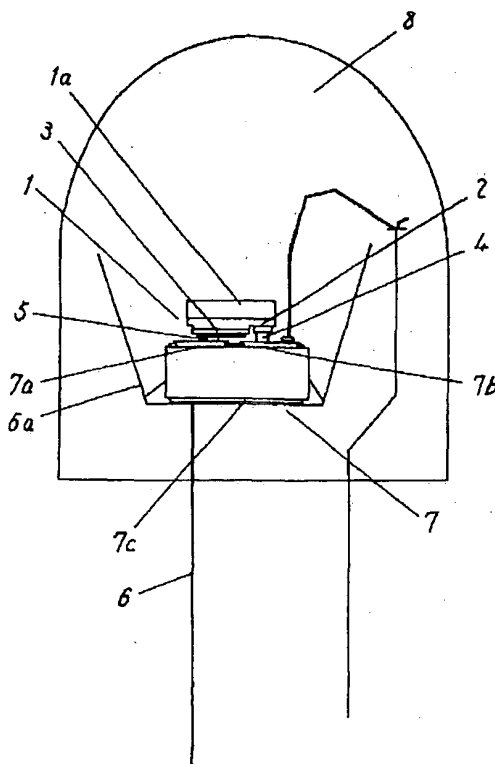
14 電解メッキ液

15 シリコン樹脂

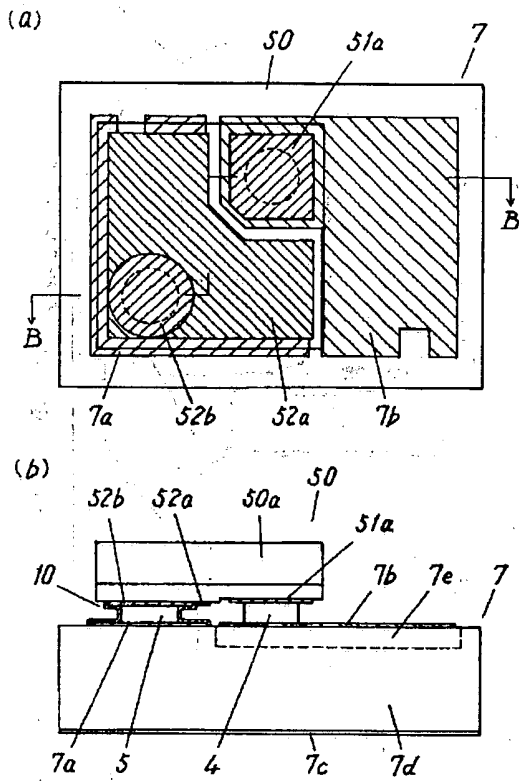
【図1】



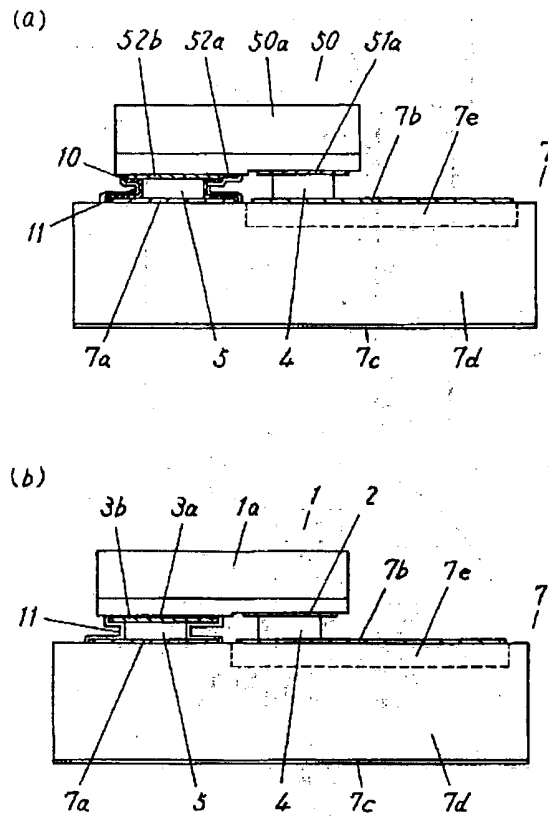
【図2】



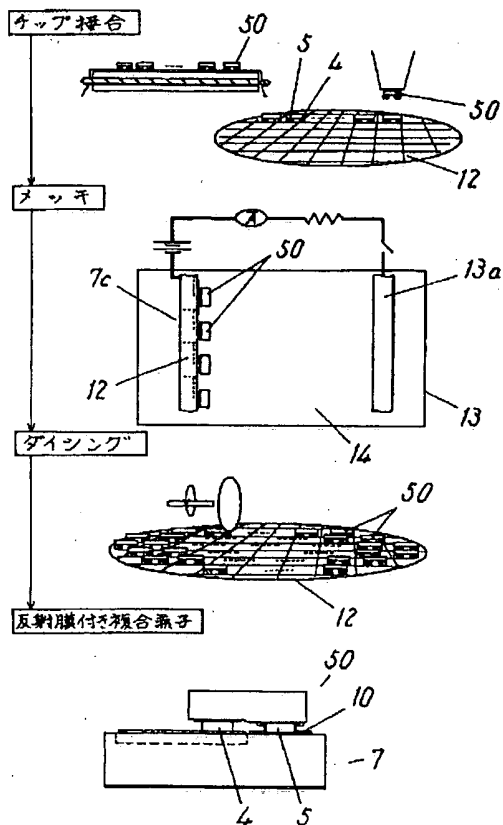
【図3】



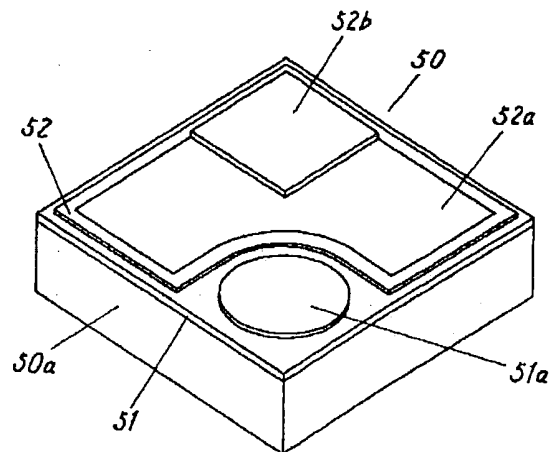
【図4】



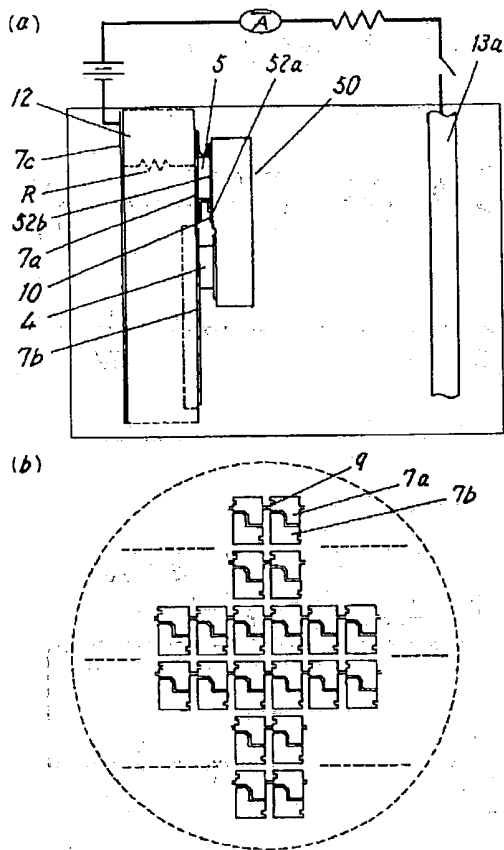
【図5】



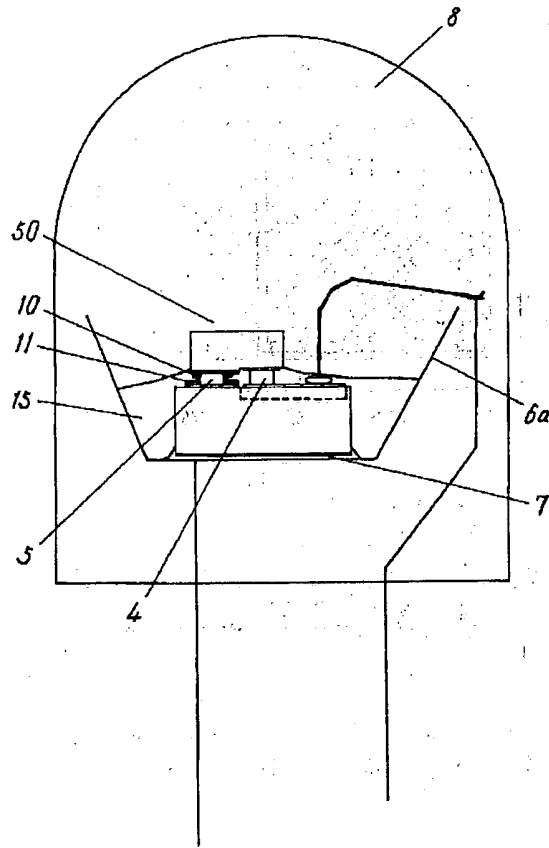
【図8】



【図6】



【図7】



【図9】

